

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Original document

SEMICONDUCTOR DEVICE

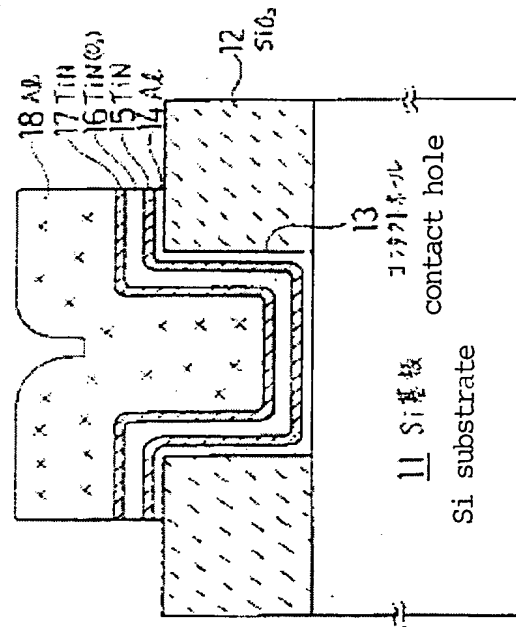
Patent number: JP3192768 Hei 03-192768
 Publication date: 1991-08-22
 Inventor: OOSHIRO MASAE
 Applicant: FUJITSU LTD
 Classification:
 - international: H01L29/46; H01L21/90
 - european:
 Application number: JP19890332128 19891221
 Priority number(s):

View INPADOC patent family

Abstract of JP3192768

PURPOSE: To improve a barrier metal in blocking property by a method wherein the barrier metal of three-layered structure composed of a high melting metal nitride, a high melting metal nitride oxide, and a high melting metal nitride is interposed between a wiring metal and a semiconductor substrate.

CONSTITUTION: The barrier metal of three-layered structure composed of a high melting metal nitride 15, a high melting metal nitride oxide 16, and a high melting metal nitride 17 is interposed between a wiring metal 18 and a semiconductor substrate 11. The high melting metal nitride oxide 16 as an intermediate layer is larger than the high melting metal nitrides 15 and 17 in blocking effect, so that the high melting metal nitride oxide 16 is conducive to the improvement of the barrier metal in blocking property. The lower high melting point nitride 15 prevents a contact metal 14 on the semiconductor substrate 11 from reacting with oxygen contained in the high melting metal nitride oxide 16 as an intermediate layer. The upper high melting metal nitride 17 prevents the wiring metal layer 18 from decreasing in crystal grain due to the action of the high metal nitride oxide of the intermediate layer. By this setup, a barrier metal can be remarkably improved in blocking property.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平3-192768

⑬ Int. Cl.⁵

H 01 L 29/46
21/90
29/46

識別記号

L
D
R

庁内整理番号

7738-5F
6810-5F
7738-5F

⑭ 公開 平成3年(1991)8月22日

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 半導体装置

⑯ 特 願 平1-332128

⑰ 出 願 平1(1989)12月21日

⑱ 発 明 者 大 城 雅 江 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑲ 出 願 人 富 士 通 株 式 会 社 神奈川県川崎市中原区上小田中1015番地

⑳ 代 理 人 弁 理 士 中 島 洋 治 外 2 名

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

半導体基板上の絶縁膜に形成されたコンタクト
ホール内に埋め込まれた配線金属と半導体基板と
のコンタクトにおいて、

配線金属と半導体基板との間に、窒化高融点金
属、窒化高融点金属酸化物および窒化高融点金属
の3層構造から成るバリヤメタルを介在させた
ことを特徴とする半導体装置。

3. 発明の詳細な説明

(概 要)

半導体基板と配線金属とのコンタクトに関し、
バリヤメタルのバリヤ性を向上させることを目
的とし、

半導体基板上の絶縁膜に形成されたコンタクト

ホール内に埋め込まれた配線金属と半導体基板と
のコンタクトにおいて、配線金属と半導体基板と
の間に、窒化高融点金属、窒化高融点金属酸化物
および窒化高融点金属の3層構造から成るバリヤ
メタルを介在させるように構成する。

(産業上の利用分野)

本発明は、半導体装置、特に半導体基板と配線
金属とのコンタクトに関する。

(従来の技術)

Si基板上にAl系配線をコンタクトした場合、そ
の後のプロセスにおける熱処理により、配線中の
AlがSi基板にスパイク状に侵入する。この現象は
Alスパイクと呼ばれており、コンタクトの下のだ
いぶく層を突き抜け、短絡の原因となる。

Alスパイクは、SiがAl系配線層中に拡散するた
めに起きると考えられている。Al系配線層中への
Siの拡散を抑えてAlスパイクの発生を防止する方
法の1つにSi基板とAl系配線層との間にバリヤメ

タルを介在させる方法がある。

この方法の1例を第8図に従来例として示す。

第8図において、21はSi基板、22はSiO₂膜、23はSiO₂膜22に形成されたコンタクトホール、24はコンタクトメタルとしてのAl、25はバリアメタルとしてのTiN、26はAl配線である。

バリアメタルとしてのTiN 25は、Si基板21中のSiがAl配線26中へ拡散するのを防止する。その結果、Si基板21中へのAlスパイクの発生が防止される。

(発明が解決しようとする課題)

LSIの高集積化すなわち微細化、複雑化に伴って第8図に示した従来例のTiN 25単層のバリアメタルでは、バリア性が完全ではなくなってきた。すなわち、Si基板21中のSiがTiN 25を突き抜けてAl配線26中に拡散して析出する現象が生ずるようになった。その結果、TiN 25はバリアメタルとしての役割を十分に果たすことができなくなり、Al配線26中に析出したSiによりAl配

層構造で構成している。

中間層の窒化高融点金属酸化物は、本発明の中心となるものであり、窒化高融点金属よりもバリア効果が大いので、本発明のバリア性の向上に寄与する。

下層の窒化高融点金属は、半導体基板上のコンタクトメタルと中間層の窒化高融点金属酸化物中の酸素とが反応するのを防止する。

上層の窒化高融点金属は、中間層の窒化高融点金属酸化物の作用で配線金属の結晶粒が小さくなるのを防止する。

(実施例)

第1図は、本発明の一実施例を示す図である。

同図において、11はSi基板、12はSiO₂膜、13はSiO₂膜に形成されたコンタクトホール、14はコンタクトメタルとしてのAl、15は下層窒化高融点金属としてのTiN、16は中間層窒化高融点金属酸化物としてのTiN(0₂)、17は上層窒化高融点金属としてのTiN、18は第1層Al配線

線26の電氣的導通が悪化する、という問題があった。

本発明は、この問題点を解決して、バリアメタルのバリア性を向上させた半導体装置、特に半導体基板と配線金属とのコンタクトを提供することを目的とする。

(課題を解決するための手段)

上記の目的を達成するために、本発明に係る半導体装置は、半導体基板上の絶縁膜に形成されたコンタクトホール内に埋め込まれた配線金属と半導体基板とのコンタクトにおいて、配線金属と半導体基板との間に、窒化高融点金属、窒化高融点金属酸化物および窒化高融点金属の3層構造から成るバリアメタルを介在させるように構成する。

(作用)

本発明では、バリアメタルを窒化高融点金属、窒化高融点金属酸化物および窒化高融点金属の3

である。

本実施例のバリアメタルは、下層TiN 15、中間層TiN(0₂) 16および上層TiN 17から成る3層構造をもつ。

中間層TiN(0₂) 16は、TiNよりもバリア効果が大いので、バリア性の向上に寄与する。

下層TiN 15は、半導体基板上のコンタクトメタルとしてのAl 14と中間層TiN(0₂) 16中の酸素とが反応するのを防止する。

上層TiN 17は、中間層TiN(0₂) 16の作用で第1層Al配線18中のAlの結晶粒が小さくなるのを防止する。

次に、本実施例に係るコンタクトの形成方法を説明する。

① 工程1(第2図参照)

Si基板11表面にSiO₂膜12を形成し、フォトリソグラフィ技術により所定の位置に所定の大きさのコンタクトホール13を形成する。

② 工程2(第3図参照)

表面にスパッタ法により、コンタクトメタルと

してのAl 14を150Å成膜する。

③ 工程3 (第4図参照)

表面にN₂雰囲気中で反応性スパッタ法により下層TiN 15を500Å成膜する。

④ 工程4 (第5図参照)

チャンバ内にO₂ガスを導入し、表面にTiN (O₂) 16を1000Å成膜する。

⑤ 工程5 (第6図参照)

チャンバ内へのO₂ガスの導入を止め、表面にN₂雰囲気中で反応性スパッタ法により上層TiN 17を500Å成膜する。

以上の工程で、下層TiN 15、中間層TiN (O₂) 16および上層TiN 17の3層構造から成るバリアメタルが形成される。

⑥ 工程6 (第7図参照)

表面にスパッタ法によりAlを所定の厚さにAl 18を成膜する。

⑦ 工程7 (第1図参照)

フォトリソグラフィ技術によりAlをパターンニングして第1層配線を形成する。

以上述べた実施例では、高融点金属としてTiを用いた場合を説明したが、高融点金属としてTiに限らず、Mo、W、Taなどを用いることができる。また、半導体基板としては、Si以外の半導体を用いることができる。さらに、配線金属として、Alのほかに、Al-Si、Al-Si-CuなどのAl系合金やその他の配線材料を用いることができる。

(発明の効果)

本発明によれば、バリアメタルのバリア性が著しく向上するので、LSIが高密度化し、その構造が微細化・複雑化しても、半導体基板と配線との接合不良が生じないから、配線の電気的導通の悪化を効果的に防止することが可能になる。

その結果、半導体装置の信頼性が大幅に向上する。

4. 図面の簡単な説明

第1図は本発明の一実施例を示す図。

第2図～第7図は本発明に係るコンタクトの形

成方法の各工程を示す図。

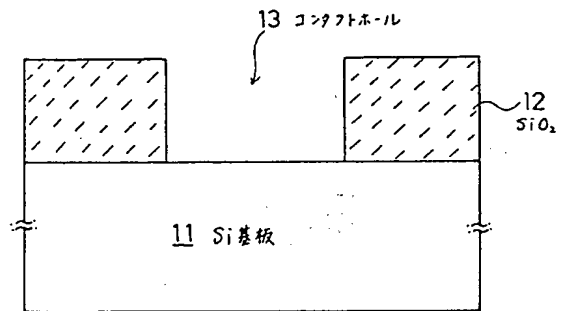
第8図は従来例を示す図

である。

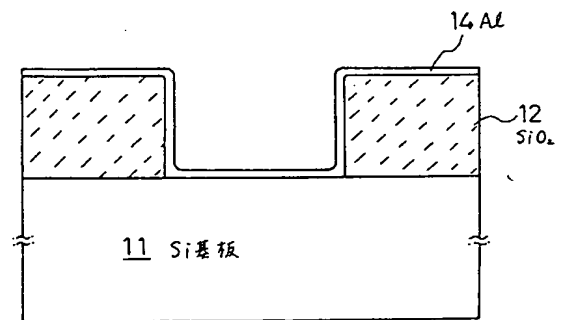
第1図において、

- 11 : 半導体基板
- 12 : 絶縁膜
- 13 : コンタクトホール
- 14 : コンタクトメタル
- 15 : 下層窒化高融点金属
- 16 : 中間層窒化高融点金属酸化物
- 17 : 上層窒化高融点金属
- 18 : 配線金属

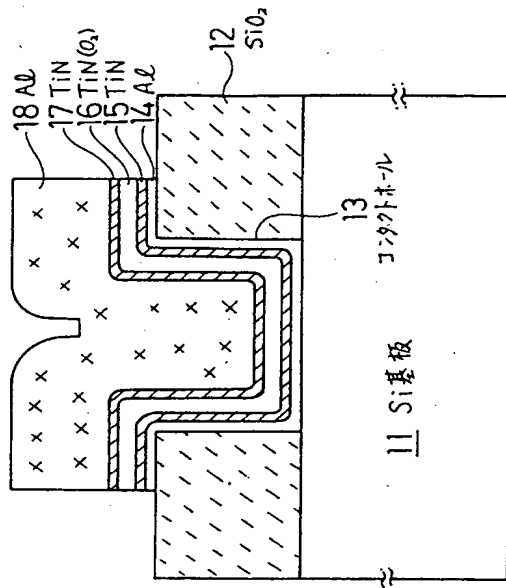
特許出願人 富士通株式会社
代理人 弁理士 中 島 洋 治 (外2名)



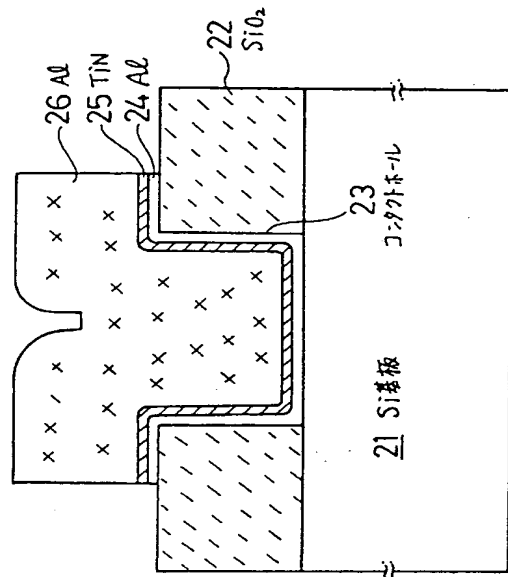
工程 1
第 2 図



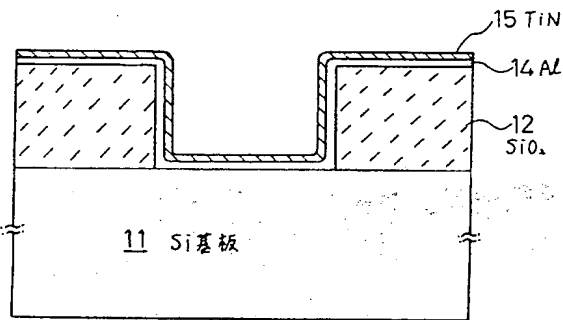
工程 2
第 3 図



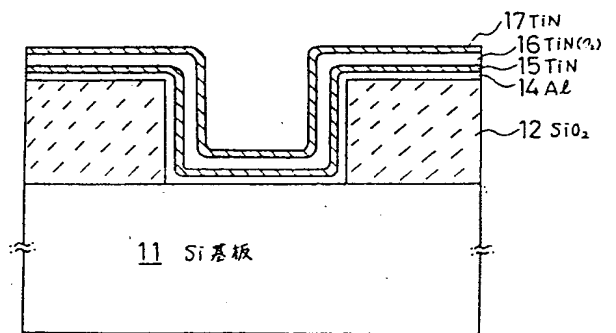
本発明の一実施例
第 1 図



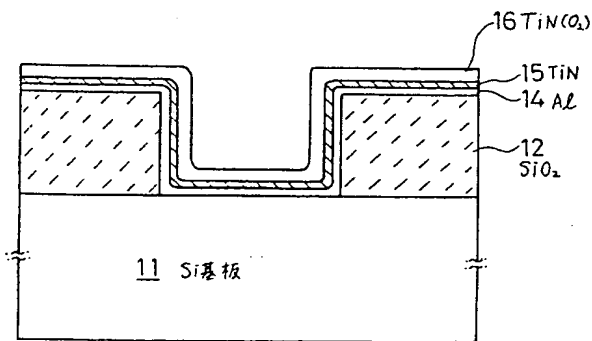
従来例
第 8 図



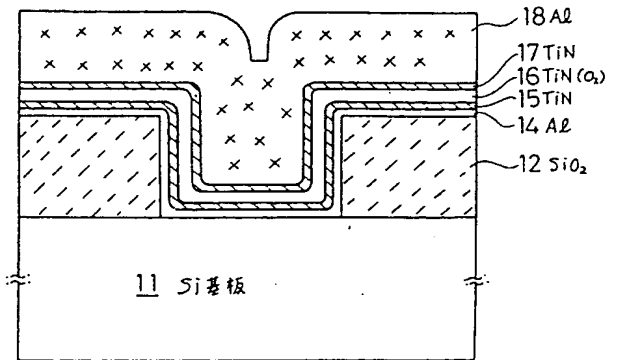
工程 3
第 4 図



工程 5
第 6 図



工程 4
第 5 図



工程 6
第 7 図